UEZO
CENTRO UNIVERSITÁRIO
ESTADUAL DA ZONA OESTE

Arquitetura de Computadores

Aula 8 – Memória Principal

Prof. Dr. Eng. Fred Sauer
http://www.fredsauer.com.br
fsauer@gmail.com

Memória RAM

UEZO
CENTRO UNIVERSITÁRIO
ESTADUAL DA ZONA OESTE

SUB-SISTEMA DE MEMÓRIA

MEMÓRIA PRINCIPAL - MP

MEMÓRIA PRINCIPAL (RAM)

S U M Á R I O

- CONCEITO
- ORGANIZAÇÃO
- COMPONENTES
- FUNCIONAMENTO
  - Ciclo de Leitura
  - Ciclo de Escrita
- TECNOLOGIAS DE MEMÓRIAS ELETRÔNICAS

SUB-SISTEMA DE MEMÓRIA - MEMÓRIA PRINCIPAL

CONCEITO

Memórias muito antigas usavam o método de acesso sequencial, onde o endereço de cada acesso era sempre relativo ao endereço inicial. Exemplo de acesso sequencial é o dos sistemas VHS (videocassete) e das fitas magnéticas.

Em 1968, um cientista da IBM criou uma memória, constituida apenas de componentes eletrônicos e cujo acesso dependia apenas de seu endereço, sendo independente dos demais. Por isso ele chamou-a de memória de acesso aleatório ou RAM (Ramdom Access Memory).

Estas memórias (logo chamadas de DRAM, cujo D vem da palavra dinâmica) passaram progressivamente a ser o tipo usado para acesso pelo processador e daí se tornaram a MEMÓRIA PRINCIPAL de praticamente todos os sistemas de computação.

MEMÓRIA PRINCIPAL (RAM)

- **ORGANIZAÇÃO**

A Memória Principal (MP) é organizada como um conjunto de N partes de largura fixa, denominadas células, cada uma identificada por um endereço (N endereços). Cada célula armazena dados com uma largura de M bits e cada endereço de célula é um número com largura igual a do BE.

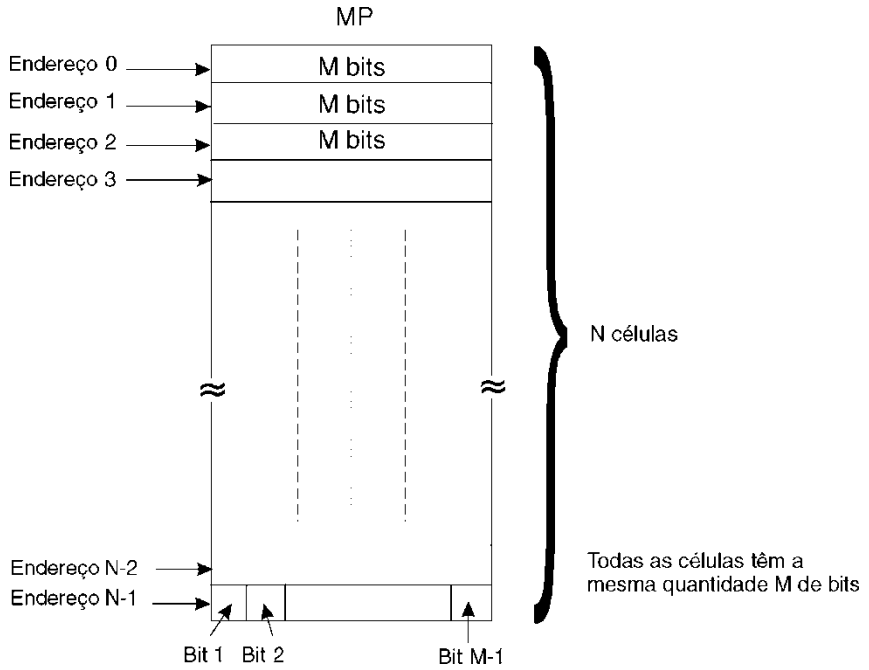
MEMÓRIA PRINCIPAL (RAM) - ORGANIZAÇÃO

N células (end. de 0 até N-1) com largura de M bits cada uma

Total de bits da memória = N * M

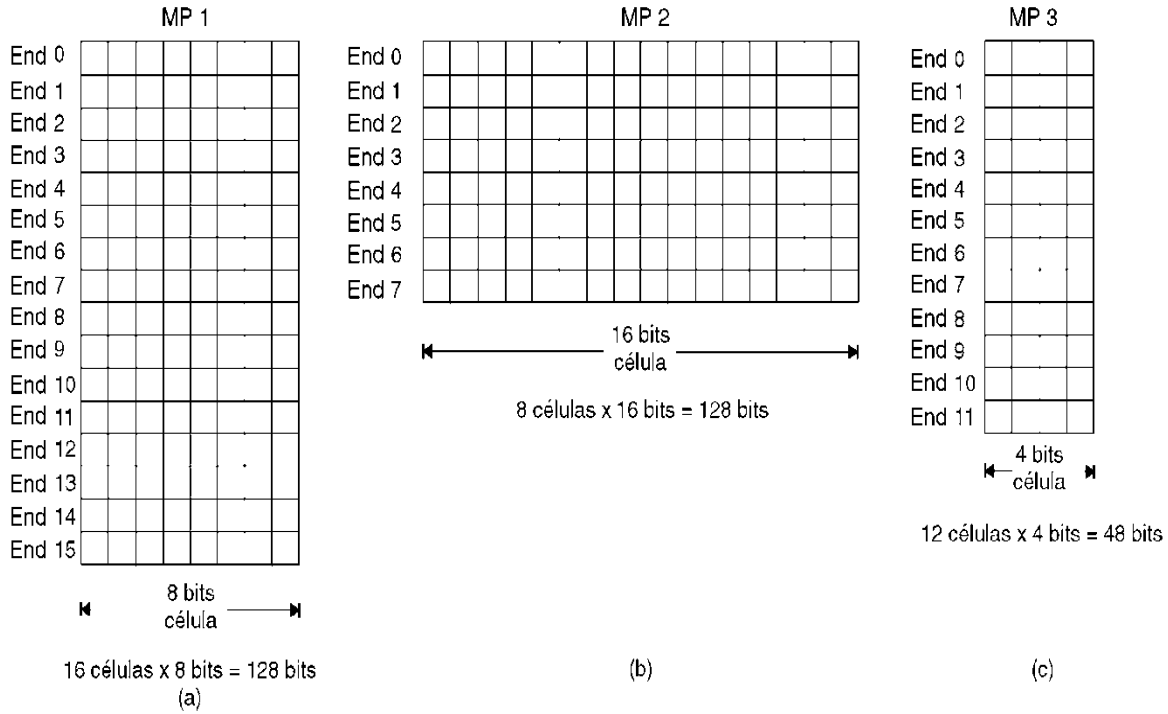
Sendo N a quantidade de células e M – largura de cada célula

$$N = 2^{BE}$$



MEMÓRIA PRINCIPAL (RAM)

Exemplos de diferentes organizações de MP



EXERCÍCIO SOBRE ORGANIZAÇÃO DA MEMÓRIA PRINCIPAL (RAM)

Considere uma MP com capacidade máxima de endereçamento de 256M endereços ou células; pode-se armazenar em cada célula um dado com 8 bits de largura.

a)Qual é a largura, em bits, do BE?

b)Qual é a quantidade de Bytes de dados que podem ser armazenados nessa memória?

c)Qual é o maior valor decimal que pode ser armazenado em uma célula dessa memória?

EXERCÍCIO SOBRE ORGANIZAÇÃO DA MEMÓRIA PRINCIPAL (RAM)

SOLUÇÃO

a)Qual é a largura, em bits, do BE?
Se $N = 2^{BE}$ e sendo N = 256M ou 2^{28} , então: BE = 28 bits

b) Qual é a quantidade de Bytes de dados que podem ser armazenados nessa memória?
A largura M = 8 bits ou 1 Byte. Se há 256M endereços de M bits cada e sendo M = 1B, então o total de Bytes é: 256M * 1 = 256 MB

c) Qual é o maior valor decimal que pode ser armazenado em uma célula dessa memória?
Se M = 8 bits, então o maior valor decimal será $2^8 - 1 = 256 - 1 = 255_{10}$

ATIVIDADES DE UMA OPERAÇÃO DE LEITURA (microoperações)

1. ***O processador interroga controlador do barramento (disponível?)***
2. ***O controlador responde: SIM***
3. ***O processador sinaliza que é operação de LEITURA.***
4. ***Simultâneamente, o processador coloca endereço de acesso no barramento de endereços (BE)***
5. ***O controlador da memória interpreta o sinal de LEITURA e decodifica o endereço para localizar a posição na memória.***
6. ***Os bits do dado são liberados pelo controlador da memória e são colocados no barramento de dados (BD)***
7. ***Do BD os bits do dado são enviados para o processador (local específico para recebimento de bits da memória).***

MEMÓRIA PRINCIPAL (RAM)

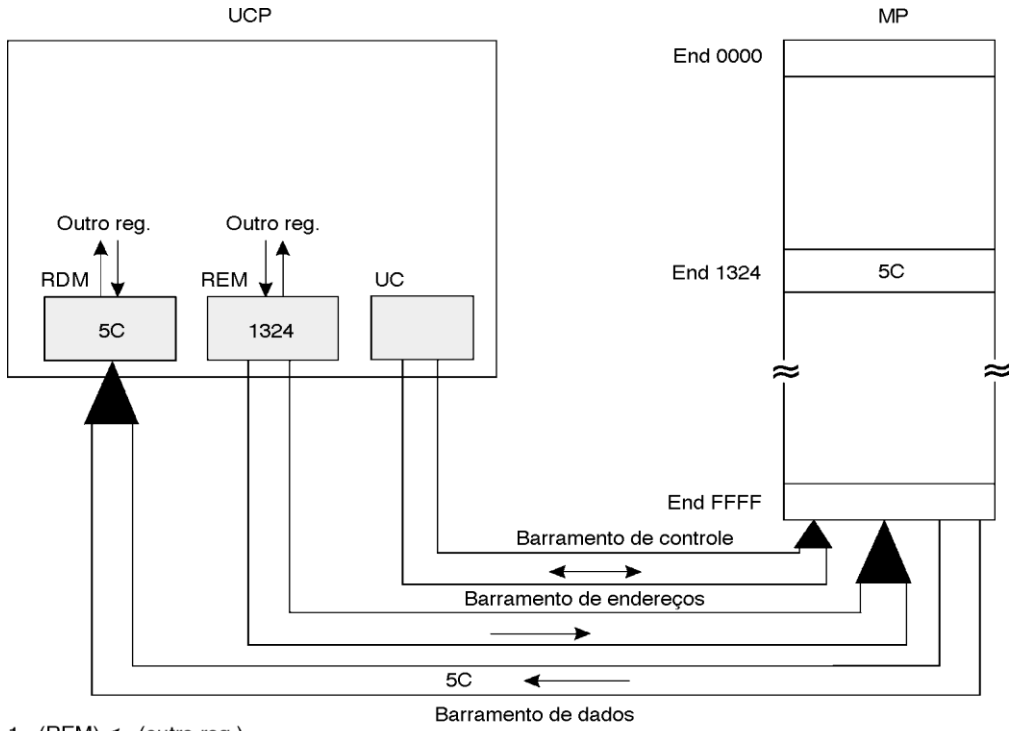
CICLO (OPERAÇÃO) DE LEITURA

Componentes básicos:

-REM (MAR):reg. endereços de memória

-- RDM (MBR): reg. de dados de memória

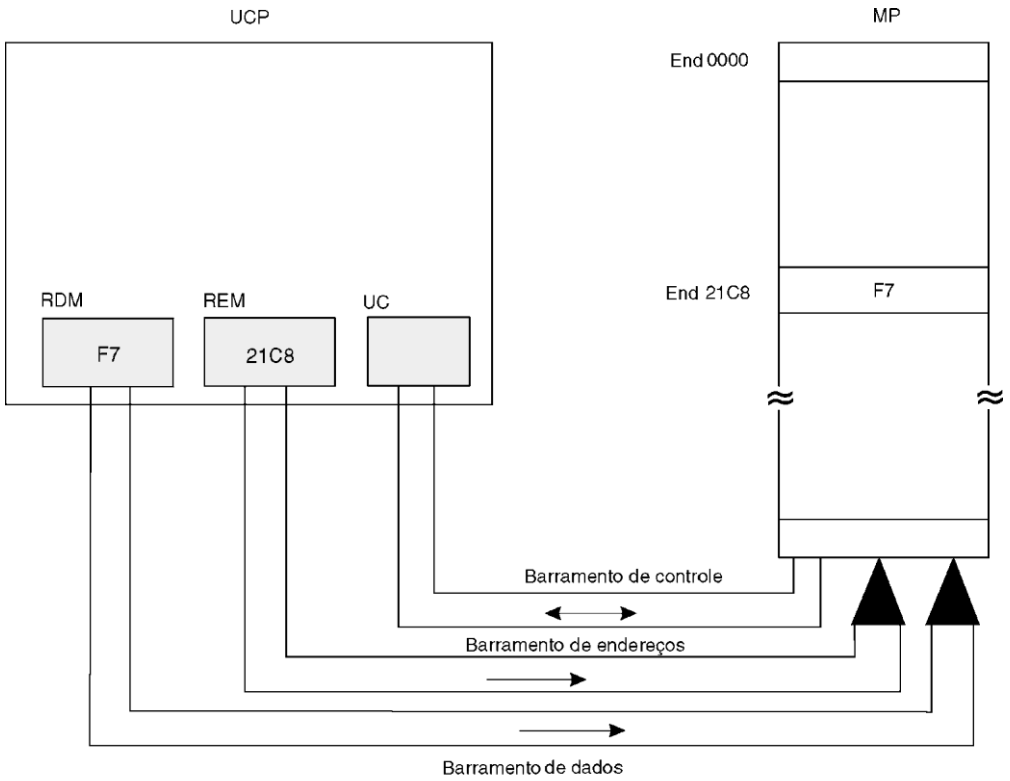
Largura do RDM = BD
Largura do REM = BE



1 - (REM) ← (outro reg.)
1a - O endereço é colocado no barramento de endereços
2 - Sinal de leitura no barramento de controle (decodificação)
3 - (RDM) ← (MP (REM))
4 - (outro reg.) ← (RDM)

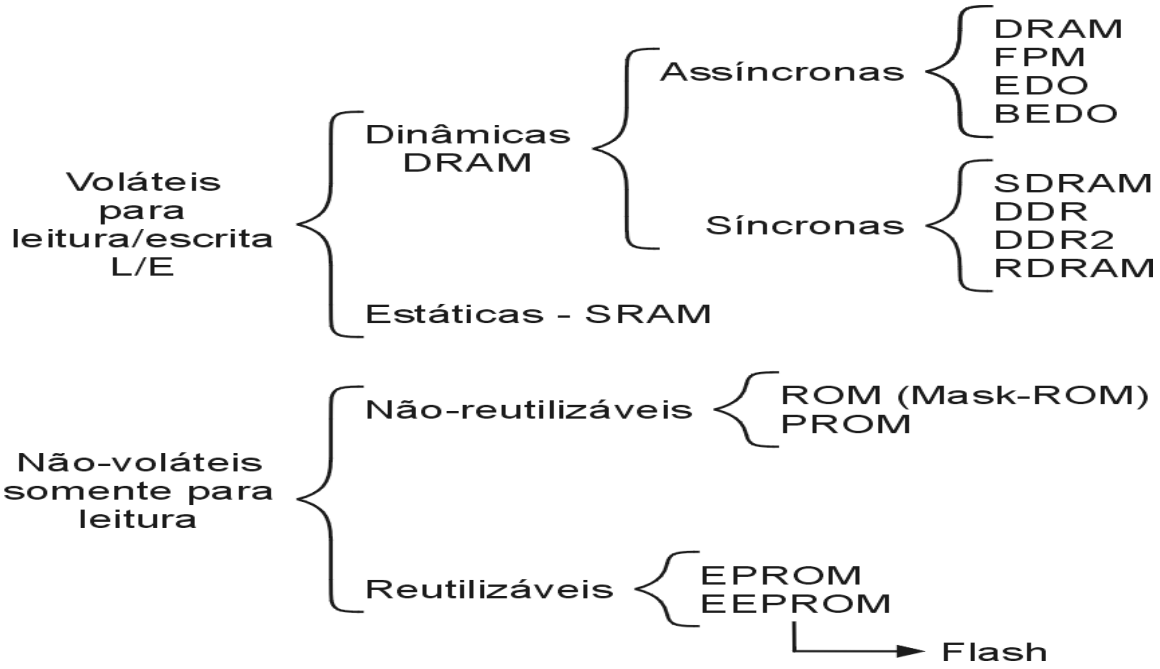
MEMÓRIA PRINCIPAL (RAM)

CICLO (OPERAÇÃO) ESCRITA



O valor F7 é escrito no endereço 21C8 (valor antigo = 3A)

TECNOLOGIAS DE MEMÓRIAS DE SEMICONDUTORES (ELETRÔNICAS)



TECNOLOGIAS DE MEMÓRIAS DE SEMICONDUTORES (ELETRÔNICAS)

Podem ser classificadas em dois grupos, segundo sua necessidade de energia para funcionarem:

VOLÁTEIS - Requerem energia para manter os dados armazenados.

NÃO VOLÁTEIS – Não necessitam de energia para manter os dados.

Memórias do tipo VOLÁTIL podem ainda ser classificadas segundo o método de fabricação e representação de cada bit, em:

DRAM – dynamic random access memory ou memória dinâmica

SRAM – static random access memory ou memória estática

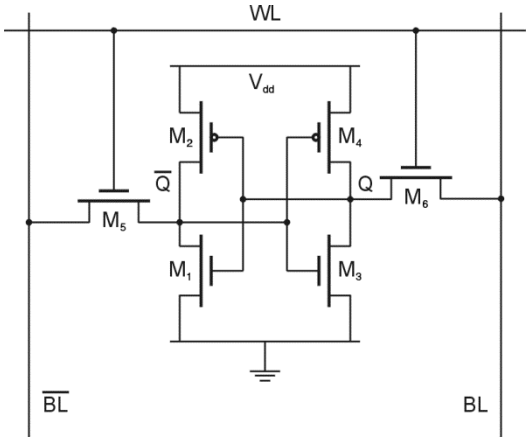
DRAM

- Cada bit é constituido por 1 capacitor e 1 transistor.
- O capacitor serve para representar o valor do bit e o transistor para ser usado nas leituras/escritas.
- Como o capacitor se descarrega, é preciso recarregar periódicamente (gasta tempo). USADAS COMO MEMÓRIA PRINCIPAL

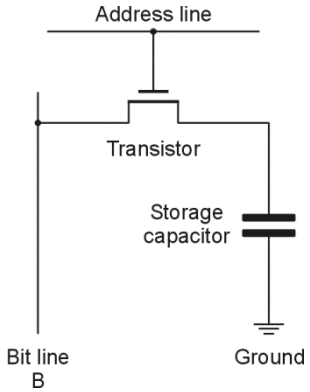
SRAM

- Cada bit é constituído de 5 a 7 transistores. Não requer recarregamento, sendo, por isso, mais rápidas. Mas ocupam mais espaço e são mais caras. USADAS COMO MEMÓRIA CACHE

TECNOLOGIA DE FABRICAÇÃO



SRAM



DRAM

EVOLUÇÃO DA ARQUITETURA DAS MEMÓRIAS *DRAM*

As memórias DRAM evoluiram em diversos modelos, os quais podem se enquadrar em duas categorias:

DRAM assíncronas – A operação da memória não era sincronizada com o relógio do sistema. Após iniciar uma operação, o processador tinha que esperar o término da mesma para retornar seu trabalho.

Para compensar esta deficiência de tempo os projetistas otimizaram um pouco a quantidade de células transferidas.
Nessas memórias o tempo era informado em nseg (nanosegundos).

Exemplos: memórias FPM (fast page mode) , EDO (extended data out)

EVOLUÇÃO DA ARQUITETURA DAS MEMÓRIAS *DRAM*

DRAM síncronas **– A operação da memória é sincronizada com o relógio do sistema. Deste modo, o processador pode iniciar uma operação (num ciclo) e prosseguir em outras tarefas (ciclos subsequentes) enquanto a memória processa a solicitação. No ciclo adequado o processador apanha o dado disponível. Nessas memórias a velocidade é informada em MHz, como nos relógios.**

São muito mais rápidas que as assíncronas.

Inicialmente chamava-se apenas SDRAM (DRAM síncrona).

Depois, surgiu a Rambus DRAM ou RDRAM.

A RDRAM usa os dois lados do ciclo de relógio para transferência, obtendo o dobro da taxa de envio de bytes em relação a SDRAM. Na prática, uma RDRAM com freqüência real de trabalho de 200 MHz, na verdade opera com 400 MHz, pois utiliza o lado de subida e o lado de descida de cada pulso para enviar um dado.

EVOLUÇÃO DA ARQUITETURA DAS MEMÓRIAS *DRAM*

DRAM síncronas

Em seguida surgiram as DDR (double data rate ou taxa dobrada de dados). Funcionam de modo semelhante (taxa dobrada) às RDRAM, embora com características mais simples. É também uma SDRAM (síncrona).

As DDR vem evoluindo em taxa de transferência (aumentadas) e voltagem de alimentação (reduzidas), sendo numeradas DDR 2, DDR 3, DDR 4.

Enquanto as DDR tranferem 2 bits por pulso de relógio (por fio), as DDR transferem 4 e as DDR 3 transferem 8 bits.

A DDR usava 2,5V, a DDR 2 opera com 1,8V e a DDR 3 com 1,5V. Com isso consome menos energia e dissipa menos calor.

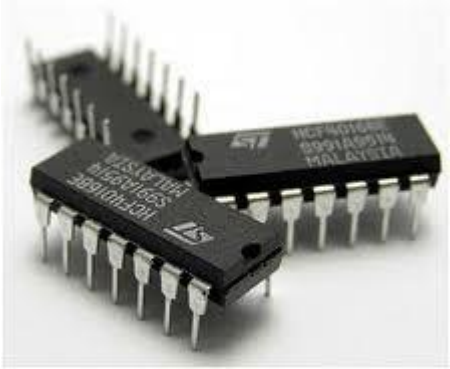
Há, também, um outro tipo de SDRAM, chamada de ESDRAM – Enhanced SDRAM. Ela possui uma pequena quantidade de SRAM junto com a DRAM, aumentando desempenho, pois age como uma cache dentro do chip da DRAM.

ENCAPSULAMENTO DAS MEMÓRIAS

Refere-se ao modo pelo qual as pastilhas (*chips*) são fisicamente fabricadas, o tipo e a forma do invólucro externo da pastilha, sua pinagem (tipo e quantidade de pinos) e como são instalados na placa de circuito impresso dos computadores.

Tipos de encapsulamento:

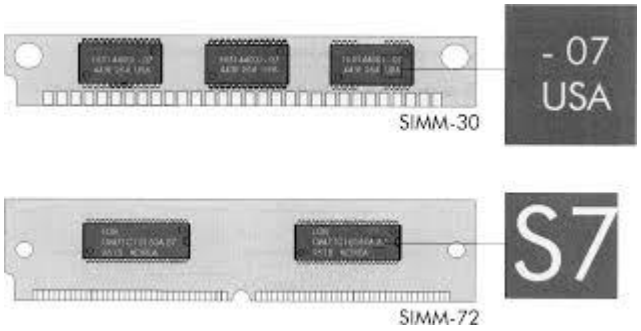
DIP – Dual in-line Package (pastilha com 2 fileiras de pinos



ENCAPSULAMENTO DAS MEMÓRIAS

Posteriormente evoluiram para módulos com pinagem mais rígida:

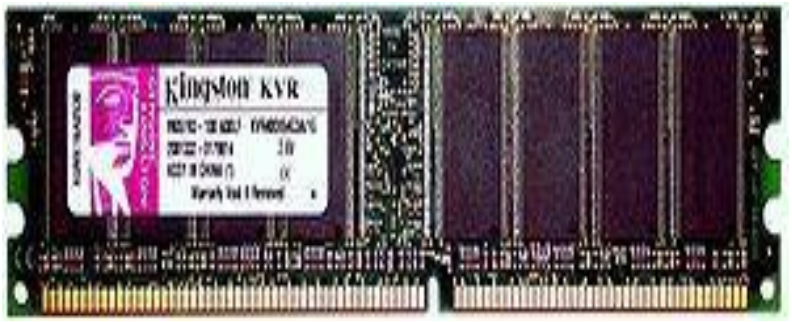
SIMM – Single in-line Memory Module (módulo com pinagem só num lado)



Exemplo: SIMM 30 (30 pinos) – transfere 8 bits de cada vez
SIMM 72 (72 pinos) – transfere 32 bits de cada vez.

ENCAPSULAMENTO DAS MEMÓRIAS

DIMM **– Double in-line Memory Module (módulo com pinagem nos dois lados) – os primeiros possuiam 168 pinos e podiam transferir 64 bits de cada vez. Atualmente chegam a 240 pinos.**



MEMÓRIAS NÃO VOLÁTEIS

São aquelas que mantem a informação mesmo sem energia. Podem ser do tipo:

- **Não Reutilizável (apenas aceita uma gravação)**
- **Reutilizável (permite apagar e reescrever novos dados), leitura /escrita**

Não Reutilizáveis: ROM e PROM

Reutilizáveis: EPROM, EEPROM e FLASH

MEMÓRIAS NÃO REUTILIZÁVEIS

ROM (mask-ROM) – Read Only Memory (memória somente para leitura)
A gravação é realizada em lotes, a partir de uma matriz (máscara), como acontece, p.ex., nos DVDs com filmes.

PROM(Programable ROM) - O chip é obtido de forma individual (virgem de dados) e os dados (0s e 1s) são gravados por um mecanismo especial, que queima fusiveis, para repersentar os 0s e os mantem íntegros (valor 1). Processo similar aos dos DVDs –R

Em ambos os tipos somente é possível gravar uma vez (na fábrica, como nas ROM ou pelo usuário, nas PROM.

MEMÓRIAS NÃO REUTILIZÁVEIS

EM TODOS OS TIPOS A SEGUIR OS DADOS PODEM SER APAGADOS E NOVOS DADOS REESCRITOS

EPROM – a letra E vem de eraseble ou apagável . O apagamento e realizado por meio de exposição a um feixe de luz ultravioleta, em uma janela existente na parte superior do chip.

MEMÓRIAS NÃO REUTILIZÁVEIS

EEPROM – o primeiro E significa Eletrically. O apagamento nessas memórias é realizado por meio de um sinal elétrico em dos seus pinos. Não requer retirada do chip do circuito impresso.
O apagamento pode ser feito Byte por Byte.

FLASH – são memórias EEPROM, com algumas diferenças, como, p.ex., o apagamento ser realizado em blocos de bytes e não individualmente.

MEMÓRIAS NÃO REUTILIZÁVEIS

CARACTERÍSTICAS DE FLASH DO TIPO NOR e NAND

Características	NOR	NAND
Típico uso	BIOS	Pendrives/SSD
Tempo acesso Leitura	0,08 microseg	25microseg
Tempo acesso Escrita	10 microseg	1500 microseg
Custo/GB	$65	$4
Máximo de escritas	100.000	10 – 100.000