

ARQUITETURA DE COMPUTADORES

RELAÇÃO DE EXERCÍCIOS NR 5

1. Qual é a diferença entre o tempo de acesso e o ciclo de máquina (de memória) das memórias?
2. Seja um sistema de computação em que o tempo de acesso para se completar uma operação de leitura ou de escrita é de 20nseg, sendo que a MP tem capacidade máxima de 16M endereços. Sabe-se que o tempo de transferência de uma única célula é de 5nseg e que a placa mãe é constituída de 4 slots de MP, sendo que qualquer pente de memória somente pode ter o mesmo valor de capacidade, qualquer que seja o slot a ser utilizado. Considerando que cada célula de memória é capaz de armazenar valores com 1 byte de tamanho, pergunta-se:
 - a) qual a largura, em bits, do REM e RDM?
 - b) Qual deverá ser a capacidade de cada pente de memória a ser usado nessa MP?
3. Qual é o componente de um processador que determina o período de duração de cada uma de suas atividades e controla o sincronismo (cadência) entre elas?
4. Por que os atuais processadores utilizam mais de uma ULA (unidade lógica e aritmética)?
- 5 - Qual é e em que área da UCP (processador) se localiza o registrador cujo conteúdo controla a sequência de processamento das instruções de um programa?
6. Quais são as possibilidades de alteração do conteúdo do Contador de Instrução – CI?
- 7 - Quando se fala que um determinado microcomputador A é um micro de 32 bits e que um outro micro B é de 64 bits, a que estamos nos referindo? Ao tamanho da célula de MP ou ao tamanho da palavra?

8. Qual é a parte do formato de uma instrução de máquina cuja quantidade de bits determina o tamanho do conjunto de instruções de um processador?

9. Explique qual é a vantagem de processadores que possuem uma grande quantidade de registradores de dados?

10 - A tabela a seguir ilustra uma memória de 256 células em que cada célula (ou palavra) contém 16 bits e cada endereço possui 8 bits. A coluna da esquerda da tabela relaciona os endereços das células, em hexadecimal, enquanto a coluna da direita indica o conteúdo de cada célula, também expresso em valores hexadecimais. Cada linha da tabela corresponde a uma célula (endereço à esquerda e dado à direita).

ENDEREÇO	CONTEÚDO
00	0010
01	A0FD
02	0000
.....	
A4	1123
A5	CB05
A6	B200
.....	
FD	4040
FE	21F8
FF	09A5

Pergunta-se:

a) Qual a capacidade total da memória, em bits?

b) Supondo que, no início de um ciclo de instrução, o conteúdo do CI (contador de instrução) seja o hexadecimal A5 e que cada instrução ocupe uma única célula (palavra), qual será a instrução que será executada?

c) Supondo que o conteúdo do REM (registrador de endereços de memória) tenha o valor hexadecimal FD e que um sinal de leitura seja enviado da UCP para a memória, qual deverá ser o conteúdo do RDM (registrador de dados de memória) ao final do ciclo de leitura?

12. O que diferencia as memórias do tipo DRAM das memórias do tipo SRAM?

13. Considere um sistema de computação cujo REM é igual a 18 bits, tendo a memória principal-MP –capacidade de armazenar um total de 2Mbits. Pergunta-se:

- a) Qual o total de bytes que podem ser armazenados nessa MP?
- b) Qual deverá ser a largura de uma célula, em bits?
- c) Qual é o total de células dessa MP?
- d) Qual a largura, em bits, do BE?

14. O que diferencia as memórias do tipo PROM das memórias do tipo EEPROM?

15. Considere os valores binários abaixo:

$$A = 11 \quad B = 01 \quad C = 10 \quad D = 00$$

Obtenha o valor de X após a execução das seguintes equações:

$$X = (\overline{A \oplus B}) + (\overline{D + A \cdot B}) \cdot \overline{C} \oplus D$$

16. Elabore o diagrama de circuitos para as seguintes equações lógicas:

$$a) X = (\overline{A + B + C}) \oplus (\overline{D \cdot E})$$

$$b) Y = \overline{A} \oplus (B \cdot \overline{C}) + E$$

17. Seja: A = 1001; B = 0010; C = 1110; D = 1111

Calcular o valor de X na seguinte expressão lógica:

$$X = A \oplus (\overline{B \cdot C + D}) + (\overline{B \oplus D})$$

18. Criar variáveis lógicas e determinar qual a expressão (equação) lógica que representa a seguinte afirmação:

“A lâmpada L acenderá se a chave A e a chave B estiverem fechadas”.

19. Desenvolva a expressão (equação) lógica que represente a seguinte afirmação:

“O alarme soará se fôr recebido um sinal de falha do sistema juntamente com um sinal de parada ou um sinal de alerta”.

20. É falso afirmar que o tempo de acesso em dispositivos de memória secundária é sempre maior que o dos registradores? E é falso afirmar que o tempo de acesso das memória RAM é sempre menor que o das memórias cache L2?

21. Quantas portas lógicas (gates) são usadas em um decodificador 2 X 4?

22. Como é possível existir uma memória bem pequena entre processador e memória principal (memória cache) e esta memória ter uma eficiência tão grande (em cerca de 95 a 97% dos acessos do processador à MP ele encontra na cache uma cópia do dado/instrução desejado)?

23. Qual é a memória mais rápida existente em sistemas de computação? Onde esta memória se localiza? Qual é a capacidade padrão desta memória?

24. O que diferencia basicamente uma memória EPROM de uma EEPROM?

25. A execução das etapas de um ciclo de instrução pode ser realizada segundo dois modelos básicos, criados ao longo do desenvolvimento dos processadores, sendo um deles o modelo sequencial, isto é, só se inicia a execução do ciclo de uma instrução quando o ciclo anterior é concluído. Descreva o segundo modelo.

26. Quais são, em geral, os elementos de entrada e de saída de uma Unidade Lógica e Aritmética (ULA)?